

実装技術分野講習会のご案内

「半導体の技術進歩とビルドアップ配線板の課題」

新ミレニアムを迎えて電子産業のこれまでを振り返るとき、半導体技術の進歩が如何に急激なものであったかを改めて認識するとともに、今後 10 年以上もこの急激な開発スピードが衰えないと予測されていることには驚嘆を覚えずにはられません。

こうして次々と誕生してくる高機能かつ小型化された LSI に対応して、それらを実装するための基板製造・実装の技術にも大きな変革が生じています。その中心がビルドアップ工法によるプリント基板の製造です。

過去 30 年にわたり広く使用されてきたスルーホール基板では、製造困難またはコスト急増の領域に入ってしまうファインピッチや高多層も、ビルドアップ工法の採用により実現が可能になってきました。いま、ビルドアップ工法こそが半導体の急激な高集積化、高性能化（高速、アナログなど）に対応できる実装のキーテクノロジーであるとされ急速に普及しつつあります。しかし予測されている半導体技術の今後の進歩に対応するためにはビルドアップ工法にも大きな課題があります。

そこで今回、これまでの実装技術を総括し、新しい 2000 年からの電子産業の動向を高密度実装、特にいま最もホットな話題であるビルドアップ配線板技術の側面からお話しいただくため、小林技術事務所所長の小林正先生をお迎えして講演会を開催する運びとなりました。電子産業に携わる多くの技術者の皆様に、ぜひともご聴講をお勧めする次第です。

記

- 1 日 時 平成 12 年 2 月 8 日(火) 13 時 30 分から 16 時 30 分まで
- 2 場 所 長野県情報技術試験場 情報棟 2F 研修室
- 3 講 師 (有)小林技術事務所 所長 小林正 氏
- 4 受 講 料 長野県電子回路技術研究会会員は無料
非会員 1 名につき 3,000 円
- 5 申込方法 締め切り日までに事務局あてに FAX または電子メールでお申し込み下さい。
- 6 申込締切日 平成 12 年 2 月 4 日(金)

連絡先

長野県情報技術試験場 設計技術部内
長野県電子回路技術研究会事務局

担当:武久 泰夫

住所 〒399 松本市野溝西 1-7-7

TEL (0263)25-0790

FAX (0263)26-5350

E-mail :takehisa@nagano-it.go.jp

